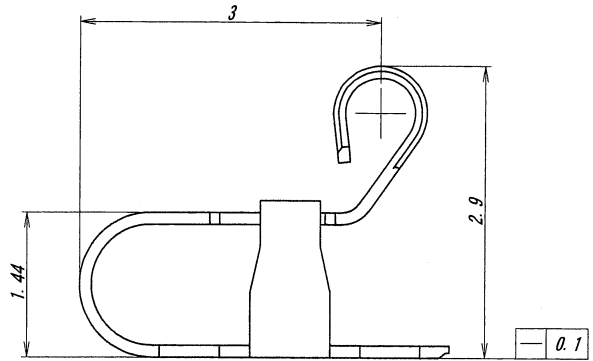
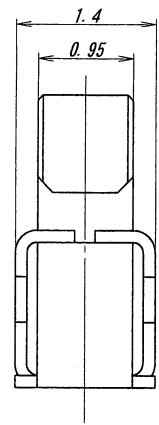
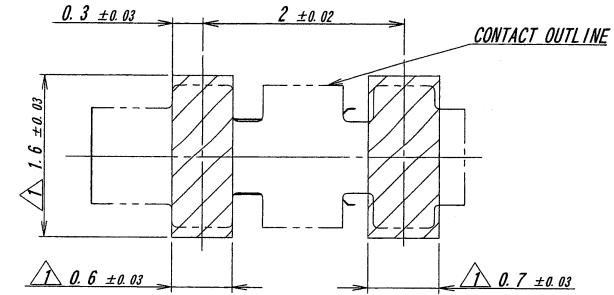
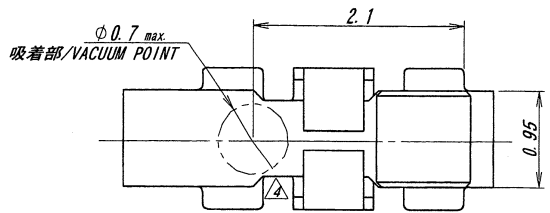
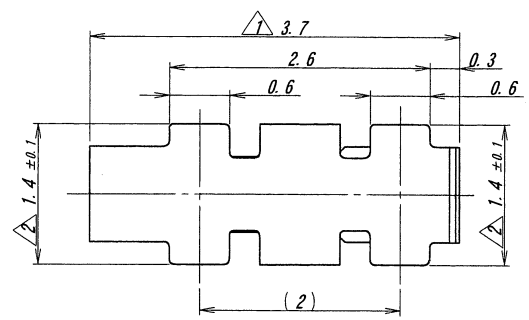
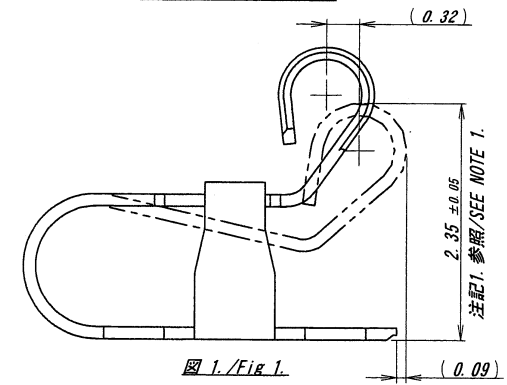


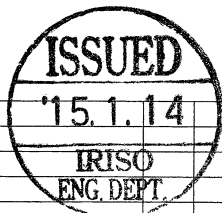
A B C D E F G H



推奨基板図  
RECOMMENDED PCB LAYOUT



注記/NOTES.  
1. 使用圧縮範囲: 接点位置 2.35mm ± 0.05 図1. 参照  
USE COMPRESSION LOCATION: CONTACT POINT 2.35mm ± 0.05 SEE Fig 1.  
2. 荷重: 0.49 ± 0.15N  
CONTACT FORCE: 0.49 ± 0.15N



|   |  |  |  |   |  |   |  |   |  |   |  |
|---|--|--|--|---|--|---|--|---|--|---|--|
| <p>△</p> <p>15.1.14</p> <p>IRISO<br/>ENG. DEPT</p>  |  |  |  | <p>MATERIAL 材質</p> <p>端子 : リン青銅 (t=0.12)<br/>CONTACT : PHOSPHOR BRONZE (t=0.12)</p> |  | <p>GENERAL TOLERANCES 一般公差</p> <p>DIM 寸法 ± 0.2<br/>ANGLE 角度 ±</p> |  | <p>SCALE 尺度 N/A<br/>UNIT 単位 mm</p> <p>DR '15-1-6 Y. KOJIMA<br/>CHK 4/6/15 J. Ueda</p> |  | <p>TITLE 名称</p> <p>4063シリーズ コンタクト<br/>SERIES 4063 CONTACT</p> |  |
| <p>△</p> <p>FINISH 仕上げ</p> <p>3 前めっき/PRE-PLATE<br/>下地めっき/UNDER PLATE: Ni 2.0μm MIN.<br/>接点部/CONTACT POINT: Au 0.1μm MIN.<br/>半田付け部/SOLDER AREA: Au 0.1μm MIN.</p> |  |  |  | <p>3RD. ANG. PROJ. 三角法</p>  |  | <p>DR '15-1-6 Y. KOJIMA<br/>APP '05-12-26 K. Chiba</p>            |  | <p>EDP No</p> <p>△ IPS-4063T-02B-GF</p>   |  | <p>PARTS No 部番</p> <p>△ 110-404063-074</p>                    |  |
| <p>△</p> <p>4905/ NOTE REV Y.K. J. Ueda '15/1/6</p> <p>△</p> <p>25127 REVISED K.C. Y.S. '06/3/8</p> <p>ECN No REVISION RECORD 記 DR CHK DATE 年月日</p>               |  |  |  | <p>IRISO ELECTRONICS CO., LTD<br/>イリソ電子工業株式会社</p>                                   |  | <p>DWG No 図番</p> <p>△ 110-404063-074</p>                          |  | <p>REV. 5</p>   |  | <p>5</p>  |  |

DO NOT SCALE DRAWING. THIS DRAWING CONTAINS INFORMATION THAT IS PROPRIETARY TO IRISO AND SHOULD NOT BE USED WITHOUT WRITTEN PERMISSION. 本図面は、イリソ電子工業(株)の所有する情報を含むもので当社の許可なく複製を禁止する。

PRINTED COPY