

製品仕様書 PRODUCT SPECIFICATION	No.	IS-6802A	来歴/REV.	3
	頁/PAGE	1/8		
標 題 : 6802 シリーズ ESD プロテクターチップ SUBJECT : Series 6802 ESD protector chip	制定年月日 ISSUED DATE	09-21-'04		
	改定年月日 REVISED DATE	05-30-'07		

1. 適用範囲

本仕様書は、イリソ電子工業株式会社製 IMSA-6802-01A ESD プロテクターチップに関する仕様及び性能上の必要事項について規定する。

2. 形状、寸法及び材質

構造、寸法、主要部の材質、表面処理等は、添付図面による。

3. 定格

- (1) 最大許容電圧 : DC20V, AC14V
- (2) 使用温度範囲 : -40~+105℃
- (3) 保存温度範囲 : -55~+125℃

4. 性能

特に規定のある場合を除き性能試験は、下記の環境条件のもとで行なう。

- 常温 : 15~35℃
- 常湿 : 25~85%RH

1. Application

This product specification is applied for the ESD protector chip IMSA-6802-01A, IRISO ELECTRONICS CO.,LTD..

2. Dimensions and materials

Mechanical detail, see the product drawing attached.

3. Ratings

- (1) Maximum allowable voltage : DC20V,AC14V
- (2) Temperature range : -40~+105℃
- (3) Preservation condition : -55~+125℃

4. Performances

All the performance tests, unless otherwise specified, is taken as per following environmental conditions.

- Ambient temperature : 15~35℃
- Ambient humidity :25~85%RH

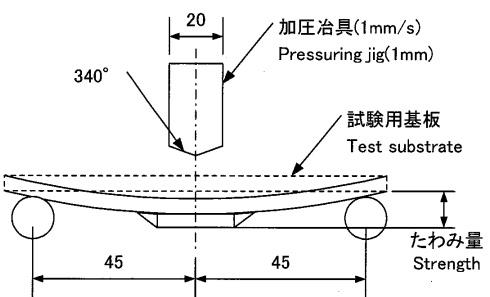
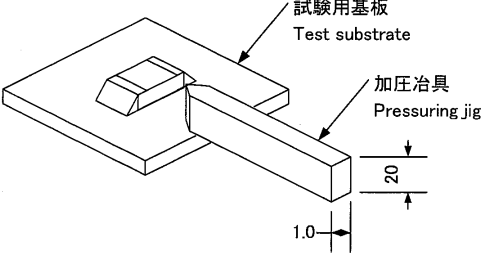
4-1.電気的性能/Electrical performance

No.	項目 Items	条件 Test Conditions	規格 Specifications
1	ピーク電圧 ピーク電流 Peak voltage (PV) Peak current (PI)	静電気シミュレータにより、15kVをコンデンサ C=150pF に充電後、抵抗 R=330Ωを介し、気中放電によりチップに初回印荷したときのピーク電圧とピーク電流を測定する。(下図参照) PV and PI shall be measured when surge voltage of 15kV, form C=150pF through R=330 Ω (IEC-61000-4-2), is applied to the chip at the first time by air-discharge method using ESD simulator. (Refer to the below fig.)	700V 以下 20A 以上 700V and below 20A and more

No.	項目 Items	条件 Test Condition	規格 Specification
2	絶縁抵抗 Insulation Resistance (Ri)	電極間に DC20V を印加し測定する。 Voltage of DC20V shall be applied between the electrodes.	20MΩ以上 20MΩ and more
3	静電容量 Capacitance (Cs)	AC1V、1MHz の条件で測定する。 The capacitance shall be measured on the following conditions. AC 1V, Frequency=1MHz	0.3pF 以下 0.3pF and below
4	サージ耐性 Surge life test	15 kV をコンデンサ 150pF に充電後、抵抗 330 Ω を介して空中放電により 20 回印荷し、その間の PV、PI、Ri、及びその後の Cs を測定する。 Surge voltage (IEC-61000-4-2 15kV) is applied to the chip 20 times. PV, PI and Ri are measured during the pulse injections. The capacitance Cs is measured after the test.	PV=900V 以下、PI=20A 以上 Ri=20MΩ 以上 Cs=0.3pF 以下 PV=900V and below PI=20A and more Ri=20MΩ and more Cs=0.3pF and below
5	外観 Appearance	ルーペ (×10 倍以上) Loupe (Magnification 10 more)	有害となる割れ、剥がれ、変形、変色のない事。 Should not have any flaw, scratch, discoloration, and crushed.

4-2. 機械的特性/Functional Performance

No.	項目 Items	条件 Test Condition	規格 Specification
1	振動試験 Vibration test	実装した状態にて振動周波数 10~55~10Hz 振幅 1.5mmの条件で互いに直角な 3 方向に各々2時間計 6 時間試験する。 The chip (mounted on board) is vibrated in the frequency range of 10~55~10Hz and in the constant vibration amplitude 1.5mm. This motion is applied for period of 6 hours in one of 3 mutually perpendicular directions(X,Y,Z-axis).	割れ等の異常のない事。 PV=900V 以下、PI=20A 以上 Ri=20MΩ 以上 Cs=0.3pF 以下 No damage such as cracks should be caused in chip element. PV=900V and below PI=20A and more Ri=20MΩ and more Cs=0.3pF and below
2	落下衝撃試験 Shock test	実装した状態で治具に取付け加速度 981m/s ² (100G) 衝撃作用時間 6m 秒を X,Y,Z 方向の 6 面に各 3 回加える。 The chip (mounted on board) are installed in the machine. They are applied pulses 3 times to each 6 faces of 3 mutually perpendicular directions(X,Y,Z); in conditions as specified ; acceleration of 981m/s ² (100G) and shock pulses for a duration of 6msec.	割れ等の異常のない事。 PV=900V 以下、PI=20A 以上 Ri=20MΩ 以上 Cs=0.3pF 以下 No damage such as cracks should be caused in chip element. PV=900V and below PI=20A and more Ri=20MΩ and more Cs=0.3pF and below

No.	項目 Items	条件 Test Condition	規格 Specification
3	耐基板曲げ性 Bend strength of the end face plating	<p>試験基板に実装した状態で下図に示すように3mmたわませ10±1秒間保持する。 試験後、PV、PI、Ri、Csを測定する。 Mount the chip to test substrate. Apply pressure in direction of arrow unit band width reaches 3mm illustrated in the figure below and hold for 10±1sec. It shall be measured PV, PI, Ri and Cs.</p> 	<p>PV=900V以下、PI=20A以上 Ri=20MΩ以上 Cs=0.3pF以下 試験基板材質： ガラスエポキシ銅箔積層板 (t=1.6mm) PV=900V and below PI=20A and more Ri=20MΩ and more Cs=0.3pF and below Material of test substrate: Glass fiber base epoxy resin.(t=1.6mm)</p>
4	端子電極固着性 Adhesion of Electrode	<p>試験基板に実装した状態で下図に示すように基板に水平方向に5N(0.51kgf)の荷重を10±1秒間加える。 試験後、PV、PI、Ri、Csを測定する。 Mount the chip to test substrate. Apply pressure (5N(0.51kgf)) to specimen as illustrated in the figure below and hold for 10±1sec. It shall be measured PV, PI, Ri and Cs.</p> 	<p>PV=900V以下、PI=20A以上 Ri=20MΩ以上 Cs=0.3pF以下 試験基板：ガラスエポキシ銅箔積層板 (t=1.6mm) PV=900V and below PI=20A and more Ri=20MΩ and more Cs=0.3pF and below Material of test substrate: Glass fiber base epoxy resin.(t=1.6mm)</p>

4-3. 環境特性/Environmental performance

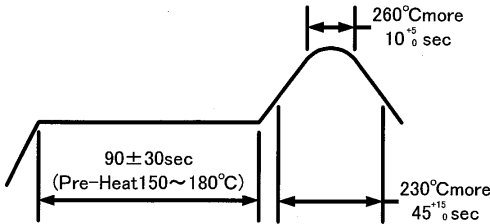
No.	項目 Items	条件 Test Conditions	規格 Specification
1	耐熱性 Heat resistance	<p>実装した状態にて温度 125±2℃雰囲気中に1000時間放置し、放置後PV、PI、Ri、Csを測定する。 The chip (mounted on board) is exposed in the heat chamber 125±2℃ for 1000 hours. It shall be measured PV, PI, Ri and Cs.</p>	<p>PV=900V以下、PI=20A以上 Ri=20MΩ以上 Cs=0.3pF以下 PV=900V and below PI=20A and more Ri=20MΩ and more Cs=0.3pF and below</p>

No.	項目 Items	条件 Test Condition	規格 Specification
2	耐寒性 Cold resistance	<p>実装した状態にて温度$-55 \pm 3^{\circ}\text{C}$雰囲気中に1000時間放置し、放置後PV、PI、Ri、Csを測定する。</p> <p>The chip (mounted on board) is exposed in the cold chamber $-55 \pm 3^{\circ}\text{C}$ for 1000 hours. It shall be measured PV, PI, Ri and Cs.</p>	<p>PV=900V 以下、PI=20A 以上 Ri=20MΩ 以上 Cs=0.3pF 以下</p> <p>PV=900V and below PI=20A and more Ri=20MΩ and more Cs=0.3pF and below</p>
3	耐湿性 Humidity	<p>実装した状態にて温度 $60 \pm 2^{\circ}\text{C}$、相対湿度 90~95%の恒温恒湿槽中に1000時間放置し、放置後PV、PI、Ri、Csを測定する。</p> <p>The chip (mounted on board) is exposed in the humidity chamber $60 \pm 2^{\circ}\text{C}$, 90~95%RH for 1000 hours. It shall be measured PV, PI, Ri and Cs.</p>	<p>PV=900V 以下、PI=20A 以上 Ri=20MΩ 以上 Cs=0.3pF 以下</p> <p>PV=900V and below PI=20A and more Ri=20MΩ and more Cs=0.3pF and below</p>
4	耐湿負荷 Loading under Humidity	<p>DC20V 印加した状態にて温度 $60 \pm 2^{\circ}\text{C}$、相対湿度90~95%の恒温恒湿槽中に1000時間放置し、放置後PV、PI、Ri、Csを測定する。</p> <p>DC 20 voltage shall be applied to the chip. It is exposed in the humidity chamber $60 \pm 2^{\circ}\text{C}$, 90~95%RH for 1000 hours. It shall be measured PV, PI, Ri and Cs.</p>	<p>PV=900V 以下、PI=20A 以上 Ri=20MΩ 以上 Cs=0.3pF 以下</p> <p>PV=900V and below PI=20A and more Ri=20MΩ and more Cs=0.3pF and below</p>
5	冷熱衝撃試験 Thermal shock test	<p><条件 1> 実装した状態にて下図の温度条件を1サイクルとして、1000 サイクル実施し、試験後PV、PI、Ri、Csを測定する。</p> <p>The chip (mounted on board) is exposed 1000 cycle in the following temperature conditions as the following figure. It shall be measured PV, PI, Ri and Cs.</p> <div data-bbox="565 1188 1062 1394" data-label="Figure"> </div> <p><条件 2> 実装した状態にて下図の温度条件を1サイクルとして、200 サイクル実施し、試験後PV、PI、Ri、Csを測定する。</p> <p>The chip (mounted on board) is exposed 200 cycle in the following temperature conditions as the following figure. It shall be measured PV, PI, Ri and Cs.</p> <div data-bbox="565 1671 1230 1881" data-label="Figure"> </div>	<p>PV=900V 以下、PI=20A 以上 Ri=20MΩ 以上 Cs=0.3pF 以下</p> <p>PV=900V and below PI=20A and more Ri=20MΩ and more Cs=0.3pF and below</p>

No.	項目 Items	条件 Test Condition	規格 Specification
6	耐溶剤性 Solvent Resistance	イソプロピルアルコールに 60±10 秒浸漬する。 The chip shall be put into the isopropyl-alcohol for 60±10s.	電極及び保護膜表面に異常ないこと。 There shall be no remarkable abnormality on appearance.

4-4. その他の性能/Other performance

No.	項目 Items	条件 Test Conditions	規格 Specification
1	半田付け性 Solder ability	<条件 1> チップをフラックス（ロジン系低活性タイプ）に 5～10 秒浸漬する。そして、245±5℃の無鉛半田槽(Sn,Ag3wt%,Cu0.5wt% : JEITA 推奨)に 3±0.5 秒浸す。 The chip shall be put into the soldering flux (low-active rosin type) bath. Thereafter it shall be put into the solder bath (Sn,Ag3wt%,Cu0.5wt% : recommended by JEITA) 245±5℃, 3±0.5sec.	電極面積の 95%以上に半田がむらなく付着する事。 Solder shall be covered 95% or more of the electrode area.
		<条件 2> チップをフラックス（ロジン系低活性タイプ）に 5～10 秒浸漬する。そして、215±5℃の半田槽に 3±0.5 秒浸す。 The chip shall be put into the soldering flux (low-active rosin type) bath. Thereafter it shall be put into the solder bath 215±5℃, 3±0.5sec.	
2	フロー半田耐熱性 Resistance to dip-flow solder heat	<条件 1> 前処理：ベーキング 125℃、24h 加湿 85℃、85%RH、168h(1回目) チップを 100～150℃で 60 秒予備加熱し、260±5℃の半田槽に 10±1 秒間浸す。2 回繰り返しした後 PV、PI、Ri、Cs を測定する。 Preprocessing : Baking 125℃、24h Humidification 85℃、85%RH、168h(1st) The chip shall be put into the solder bath of 260±5℃ for 10±1s after preheated at 100～150℃ for 60s to do the process 2 times. It shall be measured PV, PI, Ri and Cs.	割れ等の異常のない事。 PV=900V 以下、PI=20A 以上 Ri=20MΩ 以上 Cs=0.3pF 以下 No damage such as cracks should be caused in chip element. PV=900V and below PI=20A and more Ri=20MΩ and more Cs=0.3pF and below
		<条件 2> チップを 350±10℃の半田槽に 3.5±0.5 秒間浸す。2 回繰り返しした後 PV、PI、Ri、Cs を測定する。 The chip shall be put into the solder bath of 350±10℃ for 3.5±0.5s to do the process 2 times. It shall be measured PV, PI, Ri and Cs.	

No.	項目 Items	条件 Test Conditions	規格 Specification
3	リフロー半田耐熱性 Resistance to flow solder heat	<p>前処理：ベーキング 125℃、24h 加湿 85℃、85%RH、168h(1回目) 85℃、65%RH、24h(2回目) チップを下記条件にて半田耐熱試験 2 回行う。 試験後 PV、PI、Ri、Cs を測定する。 Preprocessing : Baking 125℃、24h Humidification 85℃、85%RH、168h(1st) 85℃、65%RH、24h(2nd) The chip shall be tested in the following conditions to do 2 times. It shall be measured PV, PI, Ri and Cs.</p> 	<p>割れ等の異常のない事。 PV=900V 以下、PI=20A 以上 Ri=20MΩ 以上 Cs=0.3pF 以下 No damage such as cracks should be caused in chip element. PV=900V and below PI=20A and more Ri=20MΩ and more Cs=0.3pF and below</p>
4 △	電極の耐半田食われ Solder leaching	<p>260±5℃の半田槽に 30±1s 浸す。 The chip shall be put into the solder bath 260±5℃, 30±1s.</p>	<p>端子電極食われのない事。 There shall be no solder leaching on appearance.</p>

5. 注意事項/Cautions

- ・製品には天地方向があり、実装する際は黒色の保護層が上面になるよう、ご使用下さい。
- ・チップ部品の実装工程では、極稀にチップ立ちが発生することがあります。予め接着剤を用いることで対策が可能であり、ご使用を推奨致します。
- ・保存方法 納入包装状態のまま常温(15~35℃)、常湿(25~85%RH)で保存する。また、直射日光及び有害ガス(塩素、硫黄等)の影響を受けない場所に保管してください。
- ・保管期間 6ヶ月以内にご使用ください。6ヶ月以上経過したものは、使用前に半田付け性を確認した上でご使用ください。
- ・本製品は半導体ではない為、梱包状態での帯電による静電気破壊はありません。
- ・Please note that there is the up and down direction in this product, the black plane should be oriented to the top in mounting process.
- ・And at the mounting process, we recommend to prefix it with exclusive glue to avoid the problem of chip standing in the flow soldering.
- ・The taping products should be stored at a temperature 15~35℃ and a humidity 25~85℃ RH% and should not be to direct sunlight and harmful gas.
- ・The products should be used within 6 months after delivery. So after the above period, the solderability should be checked before soldering.
- ・This products is not a semiconductor and shall not be destructed by static electricity in the package.

6. その他/Others

6-1. ODC 使用の有無/ODC

本部品(ユニット)は原材料から製品の完成までの全工程において ODC(特定フロン、特定ハロン、1-1-1 トリクロロエタン、四塩化炭素)を一切使用しておりません。

The specified (UNIT) shall not be used Ozone Depleting Chemicals (Hulons, Halons, 1-1-1. Trichloroethane, Chloroflourocarbones) from the material to all through it's process.

6-2. 臭素系難燃剤(規制対象物質)使用の有無/Brominated flame retardation material

本製品は規制の臭素系難燃剤(PBBOs, PBBs)は使用しておりません。

Brominated flame retardation material (PBBOs, PBBs) shall not be contained in this parts.

6-3. 現品票/Product label


専用エンボステープ側面に現品票を貼ります。これには、品名、部番(※)、数量、及び製造番号が記載されています。

(※)貴社部品番号にて記載。

Product label shall be put on the side of taping reel. It is filled with the product label, parts No.(※), quantity, and lot number.

(※)Customer parts number shall be written.

現品票の例

現品票	
納入先	御中
品名	ESD チップ
部品番号	
数量	5,000 PCS
製造番号	
IRS No.	IMSA-6802-01Y900
 IRIS 電子工業株式会社 原産国表示	

An example of the product label

Product label	
CUSTOMER	
ITEM	ESD Chip
PARTS No.	
QUANTITY	5,000 PCS
LOT No.	
IRS No.	IMSA-6802-01Y900
IRISO ELECTRONICS CO., LTD. Country of origin	

6-4.原産国/Country of origin

日本製/Made in Japan

(現品票上に記載/Country of origin is specified on the product label)

6-5.外箱現品表の表示/Outer product label

下記現品票を外側側面に貼っています。尚、これには品質保証部の合格印が捺印されています。

Outer product label shall be put on the outside of cardboard box.

Quality department stamp shall be put the seal on the label.

外箱ラベルの例

御 中			
 IRISO 電子工業株式会社			
部品 番号			
箱 数		数 量	
/		_____	
年 月 日			
No.			
品質 印		担当 印	

7-1.和文と英文の差異について/Differences of description between Japanese and English

和文と英文の内容に差異が生じた場合には、和文の内容を優先致します。

If differences of description between Japanese and English are there in this specification, priority shall be given to Japanese on.